

用于设计量子点元胞自动机算术电路的 可扩展 1 位全加器

Hamideh KHAJEHNASIR-JAHROMI, Pooya TORKZADEH, Massoud DOUSTI
伊斯兰阿扎德大学科学与研究部电气与计算机工程系, 伊朗德黑兰市, 1477893855

摘要: 近年来, 在纳米尺度上使用互补金属氧化物半导体 (CMOS) 技术设计逻辑电路面临着各种挑战。漏电流、短效应沟道和高能量耗散是一些亟待解决的问题。量子点元胞自动机 (QCA) 代表了未来可能替代 CMOS 的一种合适选择, 因为与标准 CMOS 相比, 它消耗的能量微不足道。设计算术电路关键是基于 1 位全加器的结构。低复杂度的全加器模块有利于开发各种复杂结构。本文介绍了基于单元交互的可扩展 1 位 QCA 全加器结构。我们提出的全加器包含 QCA 设计偏好, 例如使用的单元数量少、延迟低和占用面积小。此外, 所提结构已扩展到更大的电路, 包括 4 位行波进位加法器 (RCA)、4 位行波借位减法器 (RBS)、加/减电路和 2 位阵列乘法器。所有设计均使用 QCA Designer-E 2.2 版软件进行仿真和验证。该工具可以估计能量消耗以及评估电路的性能。仿真结果表明, 所提设计在复杂度、面积、延迟、成本和能量消耗方面都是有效的。

关键词: 量子点元胞自动机 (QCA); 全加器; 行波进位加法器 (RCA); 加/减电路; 乘数

<https://doi.org/10.1631/FITEE.2100287>