

基于 Sense-Switch 型 pFLASH 的 FPGA 可编程逻辑单元的设计与验证

曹正州, 刘国柱, 张艳飞, 单悦尔, 徐玉婷

中国电子科技集团公司第 58 研究所, 中国无锡市, 214035

摘要: 本文提出一种基于 Sense-Switch 型 pFLASH 技术的可编程逻辑单元 (PLE)。通过对 Sense-Switch 型 pFLASH 进行编程, 实现所有的三位查找表 (LUT3) 功能、部分 LUT4 功能、锁存器功能以及带使能和复位的 DFF 功能。因为 PLE 使用了一种选择运算逻辑 (COOL) 的方法来运算逻辑函数, 它允许使用任意组合逻辑和寄存器的比例来实现任意逻辑电路。这一本质特性使其在精细粒度方面接近于基本的 ASIC 单元, 从而允许类似 ASIC 的基于单元的映射器应用其所有的优化潜力。对 Sense-Switch 型 pFLASH 和 PLE 电路的实测结果表明 Sense-Switch 型 pFLASH 的“开态”驱动电流约为 245.52 μA 、“关态”漏电流约为 0.1 pA; PLE 的可编程功能正常工作; 典型的组合逻辑运算 AND3 的延迟为 0.69 ns、时序逻辑 DFF 的延迟为 0.65 ns, 均满足设计技术指标的要求。

关键词: 现场可编程门阵列; 可编程逻辑单元; 布尔逻辑运算; 查找表; Sense-Switch 型 pFLASH; 阈值电压

<https://doi.org/10.1631/FITEE.2300454>