

doi:10.1631/FITEE.1500210

题目: 基于驻波振荡器的 PLL 设计与仿真

目的: 基于标准 CMOS 工艺实现频率可调节驻波振荡器结构, 研究该结构在高性能微处理器中的应用方式并实现基于该结构的 PLL 设计。

创新点: 分析了反型 MOS 管可变电容在驻波振荡器中不同分布方式对频率调节范围和功耗的影响, 根据分析结果设计了基于频率可调节驻波振荡器的 PLL。该 PLL 不仅实现了 50% 的时钟调节范围, 而且可以作为时钟分布网络直接应用于多核处理器结构中。

方法: 首先分析了不同阈值对反型 MOS 管可变电容的影响 (图 3), 提出了基于该可变电容结构的两类驻波振荡器频率调节方式 (图 4), 通过仿真对比分析了两者频率调节和功耗的差异 (图 5、6)。然后基于分析结果设计了基于频率可调节驻波振荡器的 PLL (图 7), 分析了该 PLL 的频率锁定过程 (图 9)。最后分析了该 PLL 在高性能微处理器设计中的应用方式 (图 11)。

结论: 采用反型 MOS 管可变电容可实现频率可调节驻波振荡器结构, 基于该驻波振荡器可以设计频率调节范围达到 50% 的 PLL, 满足高性能微处理器对时钟的要求。

关键词: 驻波振荡器; 时钟分布; 可变电容; 变抗器